

《Nios II系统开发设计与应用实例》

图书基本信息

书名：《Nios II系统开发设计与应用实例》

13位ISBN编号：9787810779913

10位ISBN编号：7810779915

出版时间：2007-8

出版社：北航大学

作者：孙恺

页数：316

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：www.tushu000.com

《Nios II系统开发设计与应用实馈

内容概要

《Nios 2系统开发设计与应用实例》介绍了使用Altera公司SOPC Builder、Nios II IDE等软件建立以Nios II处理器为核心的嵌入式系统的方法以及Nios II的高级使用技巧。内容包括FPGA/CPLD开发基础，Altera FPGA/CPLD的结构，Quartus II的基本应用，Quartus II辅助设计工具的应用，ModelSim SE的基本应用，Nios II处理器，Avalon总线规范，Nios II系统开发设计基础，Nios II系统设计基础开发实例，Nios II系统设计综合提高实例，基于嵌入式操作系统的Nios II系统设计与应用等。

书籍目录

第一部 分芯片器件与开发工具	第1章 FPGA/CPLD开发基础	1.1 FPGA/CPLD概述	1.1.1
	FPGA/CPLD与EDA、ASIC技术	1.1.2 FPGA/CPLD与SOPC/SOC	1.2
体系结构	1.2.1 FPGA体系结构	1.2.2 CPLD体系结构	1.2.3
	1.3 FPGA/CPLD的开发流程	1.4 FPGA/CPLD的常用开发工具	第2章
	FPGA/CPLD的结构	2.1 Altera高密度FPGA	2.2 Altera低成本FPGA
	本FPGA——Cyclone	2.2.1 主流低成本FPGA	2.2.2 新一代低成本FPGA——CycloneII
应用	3.1 Quartus II软件的用户界面	3.2 设计输入	3.3 综合
	3.6 编程与配置	3.4 布局布线	3.5
	第4章 Quartus II辅助设计工具的应用	4.1 定制元件工	
	具MegaWizard Plug?In Manager的使用	4.1.1 IP核简介	4.1.2 基本宏单元的定制
	4.2 RTL阅读器	4.2.1 JRTL阅读器简介	4.2.2 RTL阅读器用户界面
	的分页和模块层次的切换	4.2.3 原理图	4.2.4 使用RTL阅读器分析设计中的问题
	器	4.3 SignalTapII逻辑分析	
	4.4 时序收敛平面布局规划器 (Timing Closure Floorplan)	4.4.1 使用Timing	
	Closure Floorplan分析设计	4.4.2 使用Timing Closure Floorplan优化设计	4.5
	Editor底层编辑器	4.5.1 Chip Editor功能简介	4.5.2 使用Chip Editor的设计流程
	4.5.3 Chip Editor视图	4.5.4 资源特性编辑器	4.5.5 Chip Editor一般应用
时钟管理	4.6.1 时序问题	4.6.2 锁相环应用	4.7
与时序分析	4.9 设计优化	第5章 odelSim SE的基本应用	第二部分 Nios II理论基础
	第6章 Nios II 处理器	第7章 Avalon总线规范	第8章 Nios II系统开发设计基础
	第9章 Nios II系统设计基础开发实例初级篇	第10章 Nios II系统设计综合提高实例中级篇	第11章 基于嵌入式操作系统的Nios II系统设计与应用高级篇
	参考文献		

精彩短评

- 1、恩不错呵呵
- 2、内容深度不够！
- 3、入门看看。
- 4、总体还可以，但就是不够深入，入门级的书！
- 5、实在不适合入门者。。。等入门之后再看看。
- 6、很好 适合初学
- 7、比较龙套的书了.....
- 8、还没来得及看，刚收到书，感觉挺好的
- 9、书怎么感觉纸质很差啊，是正版吗。。。
- 10、用起来不错,很全面,适合初学者
- 11、讲的比较基础，全面，就是不够深入

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:www.tushu000.com