

《Xilinx FPGA/CPLD设计手册》

图书基本信息

书名：《Xilinx FPGA/CPLD设计手册》

13位ISBN编号：9787115246653

10位ISBN编号：7115246653

出版时间：2011-6

出版社：人民邮电出版社

页数：377

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：www.tushu000.com

内容概要

《Xilinx FPGA/CPLD设计手册(附盘)》，本书共14章，循序渐进地介绍了ISE 10.x中各种设计工具的基本操作方法。

书籍目录

第1章 xilinx fpga / cpld简介

- 1.1 逻辑器件概述
- 1.2 fpga简介
- 1.3 cpld简介
- 1.4 fpga / cpld的特点
- 1.5 cpld与fpga的区别
- 1.6 xilinx简介
 - 1.6.1 xilinx公司概况
 - 1.6.2 xilinx fpga / cpld器件
- 1.7 xilinx fpga / cpld的基本结构
 - 1.7.1 xilinx cpld的基本结构
 - 1.7.2 xilinx fpga的基本结构
- 1.8 小结

第2章 ise系统简介

- 2.1 ise系列产品的特点
 - 2.1.1 ise特点综述
 - 2.1.2 ise10.x新增特性
- 2.2 ise10.x支持的器件
- 2.3 ise的软件系列
- 2.4 ise的系统配置和安装
 - 2.4.1 推荐的系统配置
 - 2.4.2 ise的安装
- 2.5 ise设计流程实例：32位加 / 减法器设计
 - 2.5.1 ise10.x集成开发环境界面
 - 2.5.2 设计输入
 - 2.5.3 功能仿真
 - 2.5.4 设计综合
 - 2.5.5 工程实现
 - 2.5.6 时序仿真
 - 2.5.7 器件配置
- 2.6 小结

第3章 ise工程管理与设计输入

- 3.1 ise工程管理器——project navigator
 - 3.1.1 project navigator简介
 - 3.1.2 实例3-1：使用project navigator创建并管理工程
- 3.2 hdl语言输入工具——hdl editor
 - 3.2.1 hdl editor综述
 - 3.2.2 源代码输入助手——language templates
 - 3.2.3 实例3-2：使用hdl editor设计16位移位寄存器
- 3.3 状态机输入工具——statecad
 - 3.3.1 statecad简介
 - 3.3.2 实例3-3：使用statecad设计加法器
- 3.4 原理图输入工具——ecs
 - 3.4.1 ecs简介
 - 3.4.2 基于ecs的混合设计方法
- 3.5 1p核生成工具——core generator
 - 3.5.1 core generator简介

- 3.5.2 实例3-4：使用core generator生成blockram
- 3.6 测试激励生成器——hdl bench
- 3.6.1 hdlbencher简介
- 3.6.2 实例3-5：使用hdlbencher生成测试激励
- 3.7 设计结构向导——architecture wizard
- 3.7.1 architecture wizard简介
- 3.7.2 实例3-6：使用architecture wizard生成dcm
- 3.8 小结
- 第4章 功能仿真工具
- 第5章 ise综合工具
- 第6章 约束设置
- 第7章 设计实现
- 第8章 辅助设计工具
- 第9章 xilinx器件配置
- 第10章 fpga系统设计原则和技巧
- 第11章 综合实例1——fifo设计
- 第12章 综合实例2——spi总线设计
- 第13章 综合实例3——nand flash控制器设计
- 第14章 综合实例4——crc校验器设计
- 附录 ic和fpga专业术语中 / 英文对照

精彩短评

- 1、xilinx的新书
- 2、例子有一点价值！！！！
- 3、和想象的差不多，适合初学者
- 4、初学者用正好内容还可以
- 5、还行 上课用这个当实验教材 价格太贵 打完折还近50 就是讲讲软件怎么用的

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:www.tushu000.com