

《数字电子技术》

图书基本信息

书名：《数字电子技术》

13位ISBN编号：9787111362401

10位ISBN编号：7111362403

出版时间：2012-1

出版社：机械工业出版社

页数：259

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：www.tushu000.com

《数字电子技术》

内容概要

《数字电子技术》共分9章，覆盖数字电子技术的基本理论和基本方法，内容包括数字逻辑基础、门电路、组合逻辑电路、Verilog HDL与软件实现、时序逻辑电路、脉冲波形的产生与整形、大规模数字集成电路、数-模与模-数转换器、数字系统综合设计。每章中都有例题，每章后都附有本章小结和习题，以利于学生联系实际，巩固所学知识。

《数字电子技术》编写简明扼要，内容深入浅出，注重实际能力的培养，可作为高等院校电子、电气、计算机及信息类本科专业“数字电子技术”课程的教材，也可供其他各相关专业的学生和从事电子技术工作的工程技术人员参考。

书籍目录

前言

第1章 数字逻辑基础

1.1 引言

1.2 数制的概念

1.2.1 十进制数

1.2.2 二进制数

1.2.3 十六进制数

1.3 常用数制间的转换

1.3.1 其他进制数和十进制数之间的转换

1.3.2 二进制和十六进制之间的转换

1.4 带符号数的表示方法

1.4.1 原码

1.4.2 反码

1.4.3 补码

1.5 二进制数的算术运算

1.5.1 二进制的加减法

1.5.2 二进制的乘除法

1.6 码制

1.6.1 常见十进制编码

1.6.2 格雷码

1.7 逻辑代数基础

1.7.1 三种基本逻辑运算

1.7.2 复合逻辑运算

1.7.3 逻辑代数的基本公式和常用公式

1.7.4 逻辑代数的基本规则

1.8 逻辑函数的表示方法及标准形式

1.8.1 逻辑函数及其表示方法

1.8.2 逻辑函数的两种标准形式

1.9 逻辑函数的化简

1.9.1 逻辑函数化简的意义

1.9.2 逻辑函数的公式化简法

1.9.3 逻辑函数的卡诺图化简法

1.10 具有无关项的逻辑函数及其化简

1.10.1 约束项和约束条件

1.10.2 无关项在化简逻辑函数中的应用

本章小结

习题

第2章 门电路

2.1 引言

2.2 CMOS逻辑电路

2.2.1 MOS管工作原理及其开关特性

2.2.2 CMOS反相器

2.2.3 CMOS与非门和或非门

2.2.4 其他CMOS门电路

2.3 CMOS电路的电气特性

2.3.1 噪声容限

2.3.2 电路的负载特性

- 2.3.3 扇入与扇出
- 2.3.4 CMOS门电路的传输时延
- 2.3.5 其他电气特性
- 2.3.6 集成电路的数据手册所含主要信息举例
- 2.4 TTL逻辑电路
 - 2.4.1 二极管逻辑电路
 - 2.4.2 双极型晶体管的逻辑特性
 - 2.4.3 TTL门电路
 - 2.4.4 TTL电路的电气特性
- 2.5 其他高速逻辑电路
 - 2.5.1 发射极耦合逻辑电路
 - 2.5.2 Bi²CMOS电路
 - 2.5.3 典型电路的比较
- 2.6 集成门电路的应用和注意事项
 - 2.6.1 CMOS器件和TTL器件的负载特性
 - 2.6.2 集成电路使用中的问题
 - 2.6.3 输出开路门的应用
- 2.7 接口电路
 - 2.7.1 低电压接口
 - 2.7.2 CMOS与TTL接口
- 本章小结
- 习题

第3章 组合逻辑电路

- 3.1 引言
- 3.2 组合逻辑电路的分析和设计
 - 3.2.1 组合逻辑电路的定义和特点
 - 3.2.2 组合逻辑电路的分析
 - 3.2.3 组合逻辑电路的设计
- 3.3 组合逻辑电路的竞争与冒险
 - 3.3.1 竞争、冒险现象
 - 3.3.2 冒险现象的识别
 - 3.3.3 冒险现象的消除
- 3.4 常用组合逻辑电路模块
 - 3.4.1 编码器
 - 3.4.2 译码器
 - 3.4.3 数据选择器
 - 3.4.4 加法器
 - 3.4.5 数值比较器
- 本章小结
- 习题

第4章 Verilog HDL与软件实现

- 4.1 Verilog HDL的特点与基本结构
- 4.2 Verilog HDL要素
 - 4.2.1 标识符与注释
 - 4.2.2 数据类型
 - 4.2.3 运算符
 - 4.2.4 编译预处理语句
 - 4.2.5 系统任务与系统函数
- 4.3 Verilog HDL基本语句

- 4.3.1 赋值语句
- 4.3.2 条件语句
- 4.3.3 循环语句
- 4.3.4 块语句
- 4.3.5 结构声明语句
- 4.4 Verilog HDL门元件和结构描述方式
 - 4.4.1 门元件
 - 4.4.2 Verilog HDL电路设计描述方式
- 4.5 仿真验证与可综合设计
 - 4.5.1 仿真验证
 - 4.5.2 可综合性设计
- 4.6 组合逻辑电路设计实践
 - 4.6.1 编码器
 - 4.6.2 译码器
 - 4.6.3 数据选择器
 - 4.6.4 数值比较器
- *4.7 有限状态机的设计
 - 4.7.1 有限状态机的概念
 - 4.7.2 可综合有限状态机设计
- 本章小结
- 习题

第5章 时序逻辑电路

- 5.1 引言
- 5.2 触发器
 - 5.2.1 基本RS触发器
 - 5.2.2 同步RS触发器
 - 5.2.3 触发器逻辑功能的描述方法
 - 5.2.4 D触发器
 - 5.2.5 JK触发器
 - 5.2.6 触发器的动态特性
- 5.3 时序逻辑电路概述
- 5.4 同步时序逻辑电路的分析及描述方法
 - 5.4.1 同步时序逻辑电路的分析
 - 5.4.2 时序逻辑电路逻辑功能的描述方法
- 5.5 异步时序逻辑电路的分析
- 5.6 同步时序逻辑电路的设计
- 5.7 常用时序逻辑电路模块
 - 5.7.1 移位寄存器
 - 5.7.2 计数器
 - *5.7.3 序列信号发生器
- 本章小结
- 习题

第6章 脉冲波形的产生与整形

- 6.1 引言
- 6.2 脉冲信号的基本参数
- 6.3 施密特触发器
 - 6.3.1 施密特触发器的基本概念
 - 6.3.2 由CMOS门构成的施密特触发器
 - 6.3.3 施密特触发器的应用

6.4 单稳态触发器

6.4.1 单稳态触发器的基本概念

6.4.2 由CMOS门构成的微分型单稳态触发器

6.4.3 单稳态触发器的应用

6.5 多谐振荡器

6.5.1 由CMOS非门构成的多谐振荡器

6.5.2 CMOS石英晶体振荡器

6.6 555定时器

6.6.1 7555定时器的电路结构与功能

6.6.2 7555定时器接成施密特触发器

6.6.3 7555定时器接成单稳态触发器

6.6.4 7555定时器接成多谐振荡器

本章小结

习题

第7章 大规模数字集成电路

7.1 引言

7.2 存储器概述

7.2.1 存储器分类

7.2.2 半导体存储器的性能指标

7.3 随机存取存储器

7.3.1 RAM的分类及其结构

7.3.2 SRAM原理

7.3.3 DRAM原理

7.3.4 SRAM扩展方法

7.4 只读存储器

7.4.1 ROM的分类及其结构

7.4.2 掩膜ROM

7.4.3 可编程ROM结构原理

7.4.4 其他类型的存储器

7.5 可编程逻辑器件

7.5.1 简单PLD原理

7.5.2 复杂可编程逻辑器件

7.5.3 现场可编程逻辑门阵列

本章小结

习题

第8章 数?模与模?数转换器

8.1 引言

8.2 概述

8.3 D?A转换器

8.3.1 二进制加权电阻型D?A转换器

8.3.2 R?2R T形电阻型D?A转换器

8.3.3 D?A转换器的主要技术参数

8.3.4 D?A转换器的应用举例

8.4 A?D转换器

8.4.1 A?D转换器的基本原理与转换步骤

8.4.2 逐次逼近型A?D转换器

8.4.3 双积分型A?D转换器

8.4.4 A?D转换器的主要技术指标

8.4.5 ADC的应用举例

本章小结

习题

第9章 数字系统综合设计

9.1 引言

9.2 数字系统概述

9.3 传统数字系统设计方法存在的问题

9.4 基于EDA的现代数字系统设计流程

9.4.1 设计输入

9.4.2 综合

9.4.3 适配

9.4.4 时序仿真与功能仿真

9.4.5 编程下载

9.5 DDS信号发生器设计

9.5.1 DDS实现原理

9.5.2 基于FPGA的DDS信号发生器的设计

9.6 简易数字频率计设计

9.6.1 频率计测量原理

9.6.2 基于FPGA的频率计设计实现

本章小结

习题

参考文献

《数字电子技术》

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:www.tushu000.com