

《数字逻辑电路分析与设计教程》

图书基本信息

书名：《数字逻辑电路分析与设计教程》

13位ISBN编号：9787302288015

10位ISBN编号：7302288011

出版时间：2012-9

出版社：清华大学出版社

页数：210

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：www.tushu000.com

《数字逻辑电路分析与设计教程》

内容概要

数字逻辑电路分析与设计教程，ISBN：9787302288015，作者：熊小君 主编

书籍目录

第1章 数字电路基础

1.1 数字信号与数字电路

1.1.1 数字信号

1.1.2 数字电路

1.2 数值

1.2.1 各种进制的表示

1.2.2 各种进制之间的转换

1.3 二值编码

1.3.1 带符号数的表示

1.3.2 常用的二—十进制码

1.3.3 n位十进制数的bcd码表示及8421 bcd码的加 / 减法

1.4 逻辑关系

1.4.1 基本逻辑关系

1.4.2 复合逻辑关系

1.5 逻辑关系与数字电路

习题1

第2章 逻辑函数与组合电路基础

2.1 逻辑代数

2.1.1 逻辑代数的基本公式

2.1.2 逻辑代数的基本规则

2.1.3 逻辑函数的公式法化简

2.2 逻辑函数的标准形式

2.2.1 最小项与最小项表达式

2.2.2 最大项与最大项表达式

2.2.3 最小项与最大项的关系

2.3 卡诺图及其化简

2.3.1 卡诺图

2.3.2 逻辑函数与卡诺图

2.3.3 用卡诺图化简逻辑函数

2.3.4 对具有无关项的逻辑函数的化简

2.4 组合电路的设计基础

2.4.1 编码器的设计

2.4.2 译码器的设计

2.4.3 数据选择器的设计

2.4.4 数值比较器的设计

2.4.5 2位加法器的设计

习题2

第3章 组合逻辑电路设计

3.1 集成逻辑电路的电气特性

3.1.1 集成电路的主要电气指标

3.1.2 逻辑电路的输出结构

3.1.3 芯片使用中注意的问题

3.1.4 正、负逻辑极性

3.1.5 常用门电路

3.2 常用组合逻辑模块

3.2.1 4位并行加法器

3.2.2 数值比较器

3.2.3译码器

3.2.4数据选择器

3.2.5总线收发器

3.3应用实例

3.4险象与竞争

3.4.1险象的分类

3.4.2不考虑延迟时的电路输出

3.4.3逻辑险象及其消除

3.4.4功能险象

3.4.5动态险象

习题3

第4章时序电路基础

4.1集成触发器

4.1.1基本rs触发器

4.1.2钟控rs触发器

4.1.3d触发器

4.1.4jk触发器

4.2触发器的应用

4.2.1d 触发器的应用

4.2.2jk触发器的应用

4.2.3异步计数器

4.3同步时序逻辑电路

4.3.1时序逻辑电路的基本概念

4.3.2米里型电路的分析举例

4.3.3莫尔型电路分析举例

4.3.4自启动

4.4集成计数器及其应用

4.4.1集成计数器

4.4.2任意模计数器

4.4.3计数器的扩展

4.4.4集成计数器应用举例

4.5集成移位寄存器及其应用

4.5.1集成移位寄存器

4.5.2移位型计数器

4.5.3移位寄存器在数据转换中的应用

习题4

第5章同步时序电路和数字系统设计

5.1同步时序电路的基本设计方法

5.1.1原始状态图和状态表的建立

5.1.2用触发器实现状态分配

5.1.3导出触发器的激励方程和输出方程

5.2用“ 触发器组合状态法 ” 设计同步时序逻辑电路

5.2.1写出编码状态表

5.2.2化简触发器激励函数的卡诺图

5.2.3画出逻辑图

5.3用“ 触发器直接状态法 ” 设计同步时序逻辑电路

5.3.1触发器状态的直接分配

5.3.2做出逻辑次态表

5.3.3导出各触发器的激励方程和电路的输出方程

5.3.4画出逻辑图

5.4同步时序电路中的时钟偏移

5.4.1时钟偏移现象

5.4.2时钟偏移的后果

5.4.3防止时钟偏移的方法

习题5第6章集成adc和dac的基本原理与结构

6.1集成数模转换器

6.1.1二进制权电阻网络dac

6.1.2二进制t形电阻网络dac

6.2dac的主要技术参数

6.2.1最小输出电压和满量程输出电压

6.2.2分辨率

6.2.3转换误差和产生原因

6.2.4dac的建立时间

6.3集成模数转换器

6.3.1adc的处理过程

6.3.2并行型adc

6.3.3逐次比较逼近型adc

6.3.4双积分型adc

6.4adc的主要技术参数

习题6

第7章可编程逻辑器件及其应用基础

7.1pld的基本原理

7.1.1pld的基本组成

7.1.2pld的编程和阵列结构

7.1.3pld的逻辑符号

7.2只读存储器

7.2.1rom的组成原理

7.2.2rom在组合逻辑设计中的应用

7.3可编程逻辑阵列

7.3.1组合逻辑pla电路

7.3.2时序逻辑pla电路

习题7

第8章硬件描述语言基础

8.1硬件描述语言概述

8.2vhdl语言描述数字系统的基本方法

8.2.1vhdl库和包

8.2.2实体描述语句

8.2.3结构体描述

8.3vhdl中的赋值、判断和循环语句

8.3.1信号和变量的赋值语句

8.3.2if-else语句

8.3.3case语句

8.3.4loop语句

8.3.5next、exit语句

8.4进程语句

8.5vhdl设计组合逻辑电路举例

8.6vhdl设计时序逻辑电路举例

8.6.1时钟信号的描述

8.6.2触发器的同步和非同步复位的描述

习题8

主要参考文献

《数字逻辑电路分析与设计教程》

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:www.tushu000.com