

《CMOS集成电路设计》

图书基本信息

书名：《CMOS集成电路设计》

13位ISBN编号：9787560511481

10位ISBN编号：7560511481

出版时间：1999-09

出版社：西安交通大学出版社

作者：陈贵灿

页数：319

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：www.tushu000.com

《CMOS集成电路设计》

内容概要

内容简介

本书从系统级芯片（SOC）设计的需要出发，介绍CMOS模拟集成电路和CMOS数字集成电路的设计，内容包括：集成电路设计概论；CMOS工艺及版图；MOS晶体管与CMOS模拟电路基础；COMS数字电路中的基本门电路；模拟系统设计；数字系统设计；硬件描述语言VHDL基础。

本书可作为高等理工院校电子、通信、计算机等专业高年级本科生及硕士研究生教材，也可供从事CMOS集成电路设计工作的科研人员参考。

书籍目录

目录

前言

第1章 集成电路设计概论

1.1 集成电路 (IC) 的发展

1.2 IC的设计要求

1.3 IC的分类及其制造工艺

1.3.1 IC的分类

1.3.2 IC的制造工艺

1.4 电子设计自动化 (EDA) 技术的发展

1.5 VLSI的层次化、结构化设计

1.5.1 VLSI设计的描述域和层次

1.5.2 行为描述

1.5.3 结构描述

1.5.4 物理描述

1.5.5 IC设计流程

第2章 CMOS工艺及版图

2.1 工艺概述和类型

2.1.1 工艺概述

2.1.2 工艺类型

2.2 集成电路制造主要工艺

2.2.1 氧化工艺

2.2.2 光刻工艺

2.2.3 掺杂工艺

2.2.4 金属化工艺

2.2.5 掩膜版制造

2.3 CMOS工艺

2.3.1 CMOS工艺类别

2.3.2 硅栅MOS工艺 (简化)

2.3.3 N阱CMOS工艺 (简化)

2.3.4 双阱CMOS工艺

2.4 版图设计规则

2.4.1 设计规则的作用

2.4.2 几何设计规则

2.5 电学设计规则

2.5.1 分布电阻模型及其计算

2.5.2 分布电容模型及其计算

习题与思考题

本章附录 典型N阱CMOS主要工艺步骤

第3章 MOS晶体管与CMOS模拟电路基础

3.1 MOS晶体管模型

3.1.1 NMOS管的I - V特性

3.1.2 PMOS管的I - V特性

3.1.3 阈值电压

3.1.4 MOS管的小信号模型

3.1.5 MOS管的亚阈值模型

3.2 CMOS模拟电路的基本模块

3.2.1 MOS开关

- 3.2.2有源电阻
- 3.2.3电流阱和电流源
- 3.2.4镜像电流源
- 3.2.5电压基准和电流基准
- 3.3CMOS放大器
- 3.3.1反相放大器
- 3.3.2共源 - 共栅放大器
- 3.3.3CMOS差动放大器
- 3.4运算放大器
- 3.4.1运算放大器的特点
- 3.4.2两级运算放大器
- 3.4.3共源 - 共栅运算放大器
- 3.4.4带输出级的运算放大器
- 3.5比较器
- 3.5.1比较器特性
- 3.5.2差动比较器
- 3.5.3两级比较器
- 3.5.4箝位比较器与迟滞比较器
- 3.5.5采用正反馈的比较器
- 3.5.6自动调零
- 习题与思考题
- 第4章 CMOS 数字电路中的基本门电路
- 4.1MOS开关及CMOS传输门
- 4.1.1MOS 开关
- 4.1.2CMOS开关（传输门）
- 4.2CMOS反相器
- 4.2.1CMOS反相器直流传输特性
- 4.2.2CMOS反相器的负载特性
- 4.3CMOS逻辑门 或非门和与非门
- 4.3.1CMOS或非门
- 4.3.2CMOS与非门
- 4.4信号传输延迟
- 4.4.1CMOS反相器的延迟
- 4.4.2连线延迟
- 4.4.3逻辑扇出延迟
- 4.4.4大电容负载驱动电路
- 4.5CMOS电路的功率损耗
- 4.5.1静态功耗PD
- 4.5.2动态功耗
- 4.6CMOS逻辑门的噪声容限
- 4.6.1CMOS反相器的噪声容限
- 4.6.2CMOS与非门的噪声容限
- 4.6.3CMOS或非门的噪声容限
- 4.6.4“对称”噪声容限
- 习题与思考题
- 本章附录 典型P阱CMOS工艺参数（ $3\mu\text{m}$ 工艺）
- 第5章 模拟系统设计
- 5.1模拟信号处理
- 5.2数 - 模（D/A）转换器

- 5.2.1 D/A转换器原理和技术性能
- 5.2.2 权电阻D/A转换器
- 5.2.3 倒置R - 2R梯形D/A转换器
- 5.2.4 2^N个电阻及开关树D/A转换器
- 5.2.5 权电容D/A转换器
- 5.2.6 组合式D/A转换器
- 5.2.7 串行D/A转换器
- 5.3 模 - 数 (A/D) 转换器
- 5.3.1 A/D转换器的原理及技术性能
- 5.3.2 采样 - 保持 (S/H) 电路
- 5.3.3 串行A/D转换器
- 5.3.4 逐次逼近A/D转换器
- 5.3.5 算法A/D转换器
- 5.3.6 并行A/D转换器
- 5.3.7 流水线 (pipeline) A/D转换器
- 5.3.8 过采样 - A/D转换器
- 5.4 连续时间滤波器
- 5.4.1 低通滤波器
- 5.4.2 高通滤波器
- 5.4.3 带通滤波器
- 5.5 开关电容滤波器
- 5.5.1 开关电容电路
- 5.5.2 无源RLC开关电容滤波器
- 5.5.3 Z域综合技术
- 习题与思考题
- 第6章 数字系统设计
- 6.1 MOS时钟电路
- 6.1.1 单相MOS时钟电路
- 6.1.2 两相MOS时钟电路
- 6.1.3 三相重叠MOS时钟电路
- 6.2 CMOS逻辑结构
- 6.2.1 CMOS互补逻辑
- 6.2.2 传输管逻辑
- 6.2.3 钟控CMOS逻辑
- 6.2.4 动态CMOS逻辑
- 6.2.5 CMOS多米诺 (domino) 逻辑
- 6.2.6 NP多米诺 (domino) 逻辑 (拉链CMOS)
- 6.2.7 逻辑设计
- 6.3 微处理器系统
- 6.3.1 控制器
- 6.3.2 数据通道
- 习题与思考题
- 第7章 硬件描述语言VHDL基础
- 7.1 VHDL简介
- 7.1.1 VHDL的特征
- 7.1.2 VHDL的历史背景
- 7.1.3 VHDL的使用范围
- 7.1.4 使用VHDL设计VLSI的流程
- 7.2 VHDL语言的基本结构

- 7.2.1 实体说明
- 7.2.2 结构体
- 7.2.3 配置 (CONFIGURATION)
- 7.2.4 程序包和库
- 7.2.5 VHDL的标识符
- 7.2.6 VHDL词法
- 7.3 VHDL语言的数据类型和运算符
- 7.3.1 对象
- 7.3.2 VHDL语言的数据类型
- 7.3.3 VHDL语言的运算符
- 7.4 VHDL语言结构体的描述方式
- 7.4.1 结构描述
- 7.4.2 数据流描述
- 7.4.3 行为描述
- 7.5 VHDL语言的顺序语句
- 7.5.1 变量赋值语句
- 7.5.2 信号赋值语句
- 7.5.3 IF语句
- 7.5.4 CASE语句
- 7.5.5 循环 (LOOP) 语句
- 7.5.6 NEXT语句
- 7.5.7 EXIT语句
- 7.5.8 断言语句
- 7.5.9 WAIT语句
- 7.5.10 过程调用语句
- 7.5.11 RETURN语句
- 7.5.12 NULL语句
- 7.6 VHDL并行语句
- 7.6.1 进程语句
- 7.6.2 信号赋值语句
- 7.6.3 并行过程调用
- 7.6.4 元件例化语句
- 7.6.5 生成语句
- 7.6.6 块语句
- 7.6.7 保护块
- 7.7 子程序和属性
- 7.7.1 子程序
- 7.7.2 预定义属性
- 7.8 VHDL激励和测试基准 (testbench)
- 7.8.1 VHDL激励信号
- 7.8.2 测试基准描述
- 7.8.3 交通灯控制器VHDL例子
- 习题与思考题
- 本章附录 IEEE STANDARD程序包
- 附录 国内外常用数字逻辑电路符号对照表
- 主要参考文献

《CMOS集成电路设计》

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:www.tushu000.com