

《数字电路基础与实验实训》

图书基本信息

书名：《数字电路基础与实验实训》

13位ISBN编号：9787300156682

10位ISBN编号：7300156681

出版时间：2012-9

出版社：孔欣、管瑞霞、严伟 中国人民大学出版社 (2012-09出版)

页数：200

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：www.tushu000.com

《数字电路基础与实验实训》

内容概要

数字电路基础与实验实训，ISBN：9787300156682，作者：孔欣 等编著

书籍目录

第1章 数字逻辑电路基础知识 1.1 数制与编码 1.1.1 数制 1.1.2 数在计算机中的表示方法 1.1.3 计算机中的编码 1.2 逻辑代数基础 1.2.1 逻辑变量 1.2.2 逻辑代数中的三种基本运算 1.2.3 复合逻辑运算 1.2.4 基本公式和定律 1.2.5 若干常用公式 1.2.6 逻辑代数的三个规则 1.3 逻辑函数及其表示方法 1.3.1 逻辑函数 1.3.2 逻辑函数的表示方法 1.3.3 逻辑函数表示方法的相互转换 1.4 逻辑函数的化简法 1.4.1 最小项 1.4.2 逻辑函数的公式化简法 1.4.3 逻辑函数的卡诺图化简法 1.4.4 具有无关项的逻辑函数化简 习题1 第2章 逻辑门电路 2.1 常用二极管 2.1.1 半导体基本知识 2.1.2 半导体的导电作用 2.1.3 PN结和二极管 2.1.4 稳压二极管 2.1.5 发光二极管(LED) 2.2 三极管 2.2.1 三极管的结构与符号 2.2.2 三极管的放大作用 2.2.3 三极管的特性曲线 2.3 场效应管 2.3.1 N沟道增强型MOS管 2.3.2 N沟道耗尽型MOS管 2.4 二极管和三极管的开关特性 2.4.1 二极管的开关特性 2.4.2 双极性三极管的开关特性 2.4.3 MOS管的开关特性 2.5 逻辑门电路 2.5.1 基本逻辑门电路 2.5.2 常用的逻辑电平 2.5.3 TTL门电路 习题2 第3章 组合逻辑电路 3.1 组合逻辑电路的分析与设计 3.1.1 组合逻辑电路的分析 3.1.2 组合逻辑电路的设计 3.2 常见组合逻辑电路 3.2.1 编码器 3.2.2 译码器 3.2.3 加法器 3.2.4 数值比较器 3.2.5 数据选择器 习题3 第4章 触发器 4.1 触发器概述 4.2 基本RS触发器 4.3 同步RS触发器 4.4 主从触发器 4.4.1 主从JK触发器 4.4.2 D触发器 4.4.3 T和T'触发器 4.5 不同逻辑功能触发器之间的转换 4.5.1 JK触发器转换为其他逻辑功能触发器 4.5.2 D触发器转换为其他逻辑功能触发器 习题4 第5章 时序逻辑电路 5.1 时序逻辑电路分析 5.1.1 时序逻辑电路的特点 5.1.2 同步时序逻辑电路分析 5.2 时序逻辑电路的应用 5.2.1 寄存器 5.2.2 计数器 习题5 第6章 模—数与数—模转换 6.1 模—数转换器 6.1.1 A—D转换器的基本原理 6.1.2 A—D转换器芯片ADC0809 6.1.3 A—D转换器的主要性能指标 6.2 数—模转换器 6.2.1 全电阻网络D—A转换原理 6.2.2 D—A转换器芯片DAC0808 6.2.3 D—A转换器的主要性能指标 习题6 第7章 半导体存储器和可编程逻辑器件 7.1 随机存取存储器(RAM) 7.1.1 RAM的一般结构和读/写过程 7.1.2 RAM中的存储单元 7.1.3 SRAM存储容量的扩展 7.2 只读存储器(ROM) 7.2.1 ROM的结构 7.2.2 ROM的种类 7.3 可编程逻辑器件 7.3.1 可编程逻辑器件简介 7.3.2 可编程逻辑器件的基本结构 7.3.3 可编程逻辑器件的分类和特点 7.4 FPGA系统设计概述 7.4.1 PLD编程语言HDL 7.4.2 PLD设计开发软件 7.4.3 程序的写入 习题7 第8章 数字电路实验实训基础知识 8.1 项目实验实训要求 8.2 逻辑电路图的三种形式 8.3 集成电路芯片简介 8.3.1 TTL集成电路使用规则 8.3.2 CMOS集成电路使用规则 8.4 仪器、设备安全使用注意事项 8.5 常用仪器仪表的使用 8.5.1 示波器的使用 8.5.2 数字万用表的使用 8.6 数字电路实验装置的检查 8.7 数字电路的安装技术 8.8 数字电路的调试技术 8.9 数字电路测试及故障查找、排除 8.10 安全用电知识 8.10.1 电流对人体的作用 8.10.2 触电急救 8.10.3 保护接地和保护接零 第9章 数字电路实验 第10章 数字电路实训 附录A 常用集成电路引脚图 附录B 国标集成电路的型号命名方法 附录C 部分习题参考答案 参考文献

章节摘录

版权页：插图：7.3.3 可编程逻辑器件的分类和特点 在实际应用中，PLD可根据其结构、集成度以及编程方法进行分类。

1.根据与阵列和或阵列是否可编程分类（1）与阵列固定、或阵列可编程的PLD。PLD最早的产品，20世纪70年代初期出现的PROM就是采用这种形式。现在市场上供应的PROM的最高密度达一个芯片200万位以上。优点：能够较方便地实现多输入多输出组合函数，可以实现任何组合逻辑功能，而且由于它以最小项为基础，因此在设计中无须对函数化简。对于每一种可能的输入组合，就相应得到一组可以独立编程的输出，大大扩展了可编程逻辑的思想，减少了输入变量的引脚数，并能与TTL电路兼容。缺点：输入增加时，它的与阵列输出（即乘积项）个数以2的级数增加，这样可导致与乘积项成正比的芯片面积、成本和开关延时相应迅速增加，从而速度变慢；大多数逻辑函数并不需要使用输入的全部可能组合，这是因为其中许多组合是无效的或不可能出现的，使得芯片利用率较低。（2）与阵列和或阵列均可编程的PLD。此类PLD的与阵列采用部分译码方式，通过编程产生函数所需的乘积项，乘积项不一定是全部 n 个输入的组合。它的或阵列可编程，并通过选择所需要的乘积项相或，在输出端产生乘积项之和的函数。20世纪70年代中期出现的现场可编程逻辑阵列器件（Field Programmable Logic Array, FPLA）采用了这种结构。与PROM相比，它的优点在于阵列较小，使用灵活，速度快。双重可编程阵列使设计者可以控制器件的全部功能，既使设计变得容易，同时又有效地提高了芯片的利用率，缩小了系统体积。它的缺点是制造工艺复杂，编程缺少高质量的支撑软件和编程工具，且价格较高，因而使用不广泛。（3）与阵列可编程或阵列固定的PLD。在此类PLD中，与阵列可编程，或阵列是固定的。每个输出是若干乘积项之和，其中乘积项的数目是固定的。这种结构不仅能实现大多数逻辑功能，而且提供了最高的性能和速度，是PLD目前发展的主流。

2.按集成度分类 随着集成工艺的发展，PLD的集成规模越来越大，集成度从几百门每片发展到几千门每片，甚至几百万门每片。据此，PLD可分为低密度可编程逻辑器件（Low Density PLD, LDPLD）和高密度可编程逻辑器件（High Density PLD, HDPLD）两大类。（1）LDPLD。LDPLD通常指集成度小于1000门每片的PLD。从20世纪70年代初期至80年代中期产生的PLD，如PROM、PLA、PAL和GAL均属于此类。与中小规模集成电路相比，它有集成度高、速度快、设计灵活方便、设计周期短等优点，因此得到广泛应用。但随着科学技术的发展，由于集成密度低，它已很难满足大规模以及超大规模专用集成电路（ASIC）在规模和性能上的要求。

《数字电路基础与实验实训》

编辑推荐

《全国高等院校计算机职业技能应用规划教材:数字电路基础与实验实训》可作为高校电子信息、计算机、通信技术、自动控制、机电等专业的教材使用,也可供对数字电子技术感兴趣的人员和相关技术人员参考。

《数字电路基础与实验实训》

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:www.tushu000.com