

《ESD设计与综合》

图书基本信息

书名：《ESD设计与综合》

13位ISBN编号：9787111427766

10位ISBN编号：7111427769

出版时间：2013-8

出版社：机械工业出版社

作者：（美）Steven H.Voldman

页数：230

译者：刘志伟

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：www.tushu000.com

《ESD设计与综合》

内容概要

本书是Steven H.Voldman博士所著的《ESD Design and Synthesis》的中文翻译版。本书的目的在于教会读者半导体芯片上ESD设计的“艺术”。全书的线索将按照如下顺序：版图布局、结构、电源轨及电源轨的ESD网络、ESD信号引脚解决方案、保护环还有一大批实现的实例。这条线索同其他已公开的大部分相关资料不同，但却更贴近实际团队在实现ESD设计过程中所采用的方法。除此之外，本书还将为读者介绍当下处于热议的许多结构和概念。同时还将展示如DRAM、SRAM、图像处理芯片、微处理器、混合电压到混合信号应用，以及版图布局等实例。最后，本书还将介绍其他资料中尚未讨论过的话题，包括电源总线结构、保护环、版图布局。本书主要面向需要学习和参考ESD相关设计的工程师，或需要学习ESD相关知识的微电子学和集成电路设计专业高年级学生和研究生

书籍目录

前言

致谢

第1章ESD设计综合1

1.1ESD设计综合与系统结构流程1

1.1.1自顶向下的ESD设计1

1.1.2自底向上的ESD设计1

1.1.3自顶向下的ESD设计——存储器芯片3

1.1.4自顶向下的ESD设计——ASIC设计系统3

1.2ESD设计——信号通路和备用电流通路4

1.3ESD电路和原理图结构思想5

1.3.1理想的ESD网络和直流电流-电压设计窗口6

1.3.2ESD设计窗口6

1.3.3频域设计窗口下的理想ESD网络8

1.4半导体芯片和ESD设计方案的映射10

1.4.1半导体制造商之间的映射10

1.4.2ESD设计在不同工艺之间的映射11

1.4.3从双极工艺向CMOS工艺的映射12

1.4.4从数字CMOS工艺向数模混合CMOS工艺的映射13

1.4.5从体硅CMOS工艺向绝缘衬底上的硅(SOI)工艺的映射13

1.4.6ESD设计——由CMOS向RF CMOS工艺的映射14

1.5ESD芯片结构和ESD测试标准15

1.6ESD测试15

1.6.1ESD质量鉴定测试16

1.6.2ESD测试模型16

1.6.3ESD特性测试17

1.6.4TLP测试17

1.7ESD芯片结构和ESD备用电流通路18

1.7.1ESD电路、I/O和核心18

1.7.2ESD信号引脚电路19

1.7.3ESD电源钳位网络20

1.7.4ESD轨间电路21

1.7.5ESD设计和噪声22

1.7.6内部信号通路的ESD网络23

1.7.7跨区域ESD网络23

1.8ESD网络、顺序和芯片结构24

1.9ESD设计综合——无门锁的ESD网络25

1.10ESD设计思想——器件之间的缓冲27

1.11ESD设计思想——器件之间的镇流28

1.12ESD设计思想——器件内部的镇流29

1.13ESD设计思想——分布式负载技术29

1.14ESD设计思想——虚设电路30

1.15ESD设计思想——电源去耦31

1.16ESD设计思想——反馈环去耦31

1.17ESD版图和布局相关的思想32

1.17.1设计对称32

1.17.2设计分段33

1.17.3ESD设计思想——利用空白空间34

- 1.17.4 ESD设计综合——跨芯片线宽偏差 (ACLV) 34
- 1.17.5 ESD设计思想——虚设图形36
- 1.17.6 ESD设计思想——虚设掩膜36
- 1.17.7 ESD设计思想——邻接37
- 1.18 ESD设计思想——模拟电路技术38
- 1.19 ESD设计思想——线邦定38
- 1.20 设计规则38
 - 1.20.1 ESD设计规则检查 (DRC) 39
 - 1.20.2 ESD版图和原理图 (LVS) 39
 - 1.20.3 电学电阻检查 (ERC) 39
- 1.21 总结和结束语40
- 习题40
- 参考文献41
- 第2章 ESD架构和平面布局46
 - 2.1 ESD平面布局设计46
 - 2.2 外围I/O设计46
 - 2.2.1 焊盘限制的外围I/O设计结构47
 - 2.2.2 焊盘限制的外围I/O设计结构——交错I/O48
 - 2.2.3 核心电路限制的外围I/O设计结构49
 - 2.3 在外围I/O设计结构中集成ESD电源钳位单元50
 - 2.3.1 外围I/O设计结构中在半导体芯片拐角处集成ESD电源钳位单元50
 - 2.3.2 在外围I/O设计结构中集成ESD电源钳位单元——电源焊盘51
 - 2.4 在外围I/O设计结构中集成ESD电源钳位单元——主/从ESD电源钳位单元系统51
 - 2.5 阵列I/O53
 - 2.5.1 阵列I/O——片外驱动模块54
 - 2.5.2 阵列I/O四位组结构55
 - 2.5.3 阵列I/O成对结构56
 - 2.5.4 阵列I/O——全分布式57
 - 2.6 ESD架构——虚设总线结构59
 - 2.6.1 ESD架构——虚设VDD总线59
 - 2.6.2 ESD架构——虚设接地 (VSS) 总线60
 - 2.7 本地电压电源供给结构61
 - 2.8 混合电压结构62
 - 2.8.1 混合电压结构——单电源供给62
 - 2.8.2 混合电压结构——双电源供给63
 - 2.9 混合信号结构65
 - 2.9.1 混合信号结构——二极管66
 - 2.9.2 混合信号结构——CMOS66
 - 2.10 混合系统结构——数字和模拟CMOS67
 - 2.10.1 数字和模拟CMOS结构67
 - 2.10.2 数字和模拟平面布局——模拟电路布局68
 - 2.11 混合信号结构——数字、模拟和RF结构70
 - 2.12 总结和结束语71
 - 习题71
 - 参考文献73
- 第3章 ESD电源网络设计75
 - 3.1 ESD电源网络75
 - 3.1.1 ESD电源网络——ESD设计关键参数75
 - 3.1.2 ESD和备用通路——ESD电源网络电阻的作用75

- 3.2 半导体芯片阻抗78
- 3.3 互连失效和动态导通电阻79
 - 3.3.1 互连动态导通电阻79
 - 3.3.2 钛/铝/钛互连失效80
 - 3.3.3 铜互连失效82
 - 3.3.4 互连材料的熔点83
- 3.4 互连连线和通孔指南83
 - 3.4.1 针对人体模型（HBM）ESD事件的互连连线和通孔指南84
 - 3.4.2 针对机器模型（MM）ESD事件的互连连线和通孔指南84
 - 3.4.3 针对充电设备模型（CDM）ESD事件的互连连线和通孔指南85
 - 3.4.4 针对人体金属模型（HMM）和IEC 61000-4-2 ESD事件的互连连线和通孔指南85
 - 3.4.5 连线和通孔的ESD指标86
- 3.5 ESD电源网络电阻86
 - 3.5.1 电源网络设计——ESD电源网络输入电阻87
 - 3.5.2 ESD输入到电源网络连接——沿ESD总线的电阻88
 - 3.5.3 电源网络设计——ESD电源钳位到电源网络电阻评估88
 - 3.5.4 电源网络设计——电阻评估90
 - 3.5.5 电源网络设计分布表示92
- 3.6 电源网络版图设计94
 - 3.6.1 电源网络设计——电源网络的开槽94
 - 3.6.2 电源网络设计——电源网络的分割94
 - 3.6.3 电源网络设计——芯片边角95
 - 3.6.4 电源网络设计——金属层堆叠96
 - 3.6.5 电源网络设计——连线槽和编织状电源总线设计96
- 3.7 ESD规格电源网络的注意事项97
 - 3.7.1 充电设备模型标准电源网络和互连设计注意事项97
 - 3.7.2 人体金属模型与IEC标准电源网络和互连设计注意事项97
- 3.8 电源网络设计综合——ESD设计规则检验方法99
 - 3.8.1 电源网络设计分析——应用ESD虚拟设计级的ESD DRC方法99
 - 3.8.2 电源网络设计综合——应用ESD互连参数化单元的ESD DRC方法99
- 3.9 总结和结束语102
- 习题102
- 参考文献104
- 第4章 ESD电源钳位106
 - 4.1 ESD电源钳位106
 - 4.1.1 ESD电源钳位的分类106
 - 4.1.2 ESD电源钳位的设计综合——关键设计参数107
 - 4.2 ESD电源钳位的设计综合108
 - 4.2.1 瞬时响应频率触发元件及ESD频率窗口108
 - 4.2.2 ESD电源钳位频率设计窗口109
 - 4.2.3 ESD电源钳位的设计综合——电压触发的ESD触发元件109
 - 4.3 ESD电源钳位设计综合——ESD电压钳位分流元件110
 - 4.3.1 ESD电源钳位触发条件与分流单元失效111
 - 4.3.2 ESD钳位元件——宽度缩放111
 - 4.3.3 ESD钳位元件——导通电阻112
 - 4.3.4 ESD钳位元件——安全工作区域113
 - 4.4 ESD电源钳位问题113
 - 4.4.1 ESD电源钳位问题——上电与断电113
 - 4.4.2 ESD电源钳位问题——误触发113

- 4.4.3 ESD电源钳位问题——预充电113
- 4.4.4 ESD电源钳位问题——充电延迟114
- 4.5 ESD电源钳位设计114
 - 4.5.1 本地的电源供给RC触发MOSFET ESD电源钳位114
 - 4.5.2 非本地的电源供给RC触发MOSFET ESD电源钳位114
 - 4.5.3 改良的反相器级反馈的ESD电源钳位网络115
 - 4.5.4 ESD电源钳位设计综合——正向偏置触发的ESD电源钳位117
 - 4.5.5 ESD电源钳位设计综合——IEC 61000-4-2响应的ESD电源钳位117
 - 4.5.6 ESD电源钳位设计综合——对预充电与充电延迟不敏感的ESD电源钳位117
- 4.6 ESD电源钳位设计综合——双极型ESD电源钳位118
 - 4.6.1 应用齐纳击穿触发元件的双极型ESD电源钳位119
 - 4.6.2 应用双极型晶体管BVCEO击穿触发元件的双极型ESD电源钳位119
 - 4.6.3 应用BVCEO双极型晶体管触发及可变触发串联二极管网络的双极型ESD电源钳位120
 - 4.6.4 应用频率触发元件的双极型ESD电源钳位120
- 4.7 ESD电源钳位主/从系统122
- 4.8 总结和结束语123
- 习题123
- 参考文献124
- 第5章 ESD信号引脚网络的设计与综合127
 - 5.1 ESD信号引脚结构127
 - 5.1.1 ESD信号引脚网络的分类127
 - 5.1.2 ESD信号器件的ESD设计综合——关键设计参数129
 - 5.2 ESD输入结构——ESD和引线焊盘布局129
 - 5.2.1 ESD和引线焊盘的布局与综合129
 - 5.2.2 引线焊盘间的ESD结构130
 - 5.2.3 分离I/O和引线焊盘131
 - 5.2.4 分离与焊盘相邻的ESD132
 - 5.2.5 ESD结构部分位于焊盘下方133
 - 5.2.6 ESD结构位于焊盘下方和焊盘之间134
 - 5.2.7 ESD电路和RF焊盘集成134
 - 5.2.8 引线焊盘下的RF ESD信号焊盘结构137
 - 5.3 ESD设计综合和MOSFET的布局139
 - 5.3.1 MOSFET关键设计参数139
 - 5.3.2 带有硅化物阻挡掩膜版的单个MOSFET142
 - 5.3.3 串联共源共栅MOSFET142
 - 5.3.4 三阱MOSFET143
 - 5.4 ESD二极管的设计综合和版图144
 - 5.4.1 ESD二极管的关键设计参数144
 - 5.4.2 双二极管网络的ESD设计综合146
 - 5.4.3 二极管串的ESD设计综合147
 - 5.4.4 背靠背二极管串的ESD设计综合148
 - 5.4.5 差分对ESD设计综合148
 - 5.5 SCR的ESD设计综合150
 - 5.5.1 单向SCR的ESD设计综合151
 - 5.5.2 双向SCR的ESD设计综合154
 - 5.5.3 SCR的ESD设计综合——外围触发元器件154
 - 5.6 电阻的ESD设计综合和布局154
 - 5.6.1 多晶硅电阻设计布局154
 - 5.6.2 扩散电阻设计布局155

5.6.3p扩散电阻设计布局	155
5.6.4n扩散电阻设计	157
5.6.5埋置电阻	158
5.6.6n阱电阻	159
5.7电感的ESD设计综合	160
5.8总结和结束语	161
习题	161
参考文献	163
第6章保护环的设计与综合	165
6.1保护环的设计与集成	165
6.2保护环的特性	165
6.2.1保护环的效率	165
6.2.2保护环理论——广义双极型晶体管的视角	167
6.2.3保护环理论——逃逸概率的视角	167
6.2.4保护环——注入效率	168
6.3半导体芯片划片槽保护环	169
6.4I/O到内核保护环	170
6.5I/O到I/O保护环	171
6.6I/O内部保护环	172
6.6.1I/O单元内部保护环	172
6.6.2ESD到I/O的片外驱动保护环	172
6.7ESD信号引脚保护环	173
6.8保护环元件库	175
6.8.1n沟道MOSFET保护环	175
6.8.2p沟道MOSFET保护环	177
6.8.3RF保护环	180
6.9混合信号电路保护环——数字到模拟	180
6.10混合电压保护环——从高压到低压	181
6.11无源和有源保护环	183
6.11.1无源保护环	183
6.11.2有源保护环	183
6.12槽隔离保护环	184
6.13硅穿孔保护环	186
6.14保护环DRC	187
6.14.1内部门锁和保护环设计规则	188
6.14.2外部门锁保护环设计规则	188
6.15保护环和计算机辅助设计方法	189
6.15.1内置的保护环	189
6.15.2p-cell保护环	189
6.15.3保护环p-cell的SKILL代码	191
6.15.4保护环电阻计算机辅助设计检查	199
6.15.5保护环调整的后处理方法	200
6.16总结和结束语	201
习题	201
参考文献	203
第7章ESD全芯片设计——集成与结构	207
7.1设计综合与集成	207
7.2数字设计	207
7.3定制设计和标准单元设计	207

7.4存储器ESD设计	208
7.4.1DRAM设计	208
7.4.2SRAM设计	211
7.4.3非挥发性RAM ESD设计	213
7.5微处理器ESD设计	214
7.5.1具有5 ~ 3.3V接口的3.3V微处理器	214
7.5.2具有5 ~ 2.5V接口的2.5V微处理器	216
7.5.3具有3.3 ~ 1.8V接口的1.8V微处理器	216
7.6专用集成电路 (ASIC)	217
7.6.1ASIC ESD设计	217
7.6.2ASIC设计门阵列标准单元I/O	218
7.6.3多电源轨ASIC设计系统	218
7.6.4具有电压岛的ASIC设计系统	219
7.7CMOS图像处理芯片设计	221
7.7.1长/窄标准单元的CMOS图像处理芯片设计	222
7.7.2短/宽标准单元的CMOS图像处理芯片设计	222
7.8混合信号结构	223
7.8.1混合信号结构——数字和模拟	223
7.8.2混合信号结构——数字、模拟和RF	223
7.9总结和结束语	225
习题	226
参考文献	227

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:www.tushu000.com