

《半导体集成电路的可靠性及评价方贰

图书基本信息

书名：《半导体集成电路的可靠性及评价方法》

13位ISBN编号：9787121271605

出版时间：2015-10-1

作者：章晓文

页数：412

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：www.tushu000.com

《半导体集成电路的可靠性及评价方貳

内容概要

本书共11章，以硅集成电路为中心，重点介绍了半导体集成电路及其可靠性的发展演变过程、集成电路制造的基本工艺、半导体集成电路的主要失效机理、可靠性数学、可靠性测试结构的设计、MOS场效应管的特性、失效机理的可靠性仿真和评价。随着集成电路设计规模越来越大，设计可靠性越来越重要，在设计阶段借助可靠性仿真技术，评价设计出的集成电路可靠性能，针对电路设计中的可靠性薄弱环节，通过设计加固，可以有效提高产品的可靠性水平，提高产品的竞争力。

《半导体集成电路的可靠性及评价方貳

作者简介

章晓文，工业和信息化部电子第五研究所高级工程师，长期从事电子元器件可靠性工作，在电子元器件可靠性物理、评价及试验方法等方面取得显著研究成果，先后获省部级科技奖励3项，发表学术论文40余篇，实用新型专利授权一项，申请国家发明专利4项。

书籍目录

第1章 绪论 (1)
1.1 半导体集成电路的发展过程 (1)
1.2 半导体集成电路的分类 (4)
1.2.1 按半导体集成电路规模分类 (4)
1.2.2 按电路功能分类 (5)
1.2.3 按有源器件的类型分类 (6)
1.2.4 按应用性质分类 (6)
1.3 半导体集成电路的发展特点 (6)
1.3.1 集成度不断提高 (7)
1.3.2 器件的特征尺寸不断缩小 (7)
1.3.3 专业化分工发展成熟 (8)
1.3.4 系统集成芯片的发展 (9)
1.3.5 半导体集成电路带动其他学科的发展 (9)
1.4 半导体集成电路可靠性评估体系 (10)
1.4.1 工艺可靠性评估 (10)
1.4.2 集成电路的主要失效模式 (11)
1.4.3 集成电路的主要失效机理 (15)
1.4.4 集成电路可靠性面临的挑战 (16)
参考文献 (20)
第2章 半导体集成电路的基本工艺 (21)
2.1 氧化工艺 (23)
2.1.1 SiO ₂ 的性质 (23)
2.1.2 SiO ₂ 的作用 (24)
2.1.3 SiO ₂ 膜的制备 (25)
2.1.4 SiO ₂ 膜的检测 (27)
2.1.5 SiO ₂ 膜的主要缺陷 (29)
2.2 化学气相沉积法制备薄膜 (30)
2.2.1 化学气相沉积概述 (30)
2.2.2 化学气相沉积的主要反应类型 (31)
2.2.3 CVD制备薄膜 (33)
2.2.4 CVD掺杂SiO ₂ (36)
2.3 扩散掺杂工艺 (38)
2.3.1 扩散形式 (39)
2.3.2 常用杂质的扩散方法 (40)
2.3.3 扩散分布的分析 (41)
2.4 离子注入工艺 (45)
2.4.1 离子注入技术概述 (45)
2.4.2 离子注入的浓度分布与退火 (47)
2.5 光刻工艺 (49)
2.5.1 光刻工艺流程 (49)
2.5.2 光刻胶的曝光 (51)
2.5.3 光刻胶的曝光方式 (53)
2.5.4 32nm和22nm的光刻 (54)
2.5.5 光刻工艺产生的微缺陷 (55)
2.6 金属化工艺 (57)
2.6.1 金属化概述 (57)
2.6.2 金属膜的沉积方法 (58)

- 2.6.3 金属化工艺 (59)
- 2.6.4 Al/Si接触及其改进 (62)
- 2.6.5 阻挡层金属 (63)
- 2.6.6 Al膜的电迁移 (65)
- 2.6.7 金属硅化物 (65)
- 2.6.8 金属钨 (70)
- 2.6.9 铜互连工艺 (71)
- 参考文献 (75)
- 第3章 缺陷的来源和控制 (76)
 - 3.1 缺陷的基本概念 (76)
 - 3.1.1 缺陷的分类 (76)
 - 3.1.2 前端和后端引入的缺陷 (78)
 - 3.2 引起缺陷的污染物 (80)
 - 3.2.1 颗粒污染物 (81)
 - 3.2.2 金属离子 (82)
 - 3.2.3 有机物沾污 (82)
 - 3.2.4 细菌 (83)
 - 3.2.5 自然氧化层 (83)
 - 3.2.6 污染物引起的问题 (83)
 - 3.3 引起缺陷的污染源 (83)
 - 3.3.1 空气 (84)
 - 3.3.2 温度、湿度及烟雾控制 (85)
 - 3.4 缺陷管理 (85)
 - 3.4.1 超净间的污染控制 (86)
 - 3.4.2 工作人员防护措施 (87)
 - 3.4.3 工艺制造过程管理 (88)
 - 3.4.4 超净间的等级划分 (91)
 - 3.4.5 超净间的维护 (92)
 - 3.5 降低外来污染物的措施 (94)
 - 3.5.1 颗粒去除 (95)
 - 3.5.2 化学清洗方案 (97)
 - 3.5.3 氧化层的去除 (98)
 - 3.5.4 水的冲洗 (101)
 - 3.6 工艺成品率 (101)
 - 3.6.1 累积晶圆生产成品率 (101)
 - 3.6.2 晶圆生产成品率的制约因素 (102)
 - 3.6.3 晶圆电测成品率要素 (105)
 - 参考文献 (113)
- 第4章 半导体集成电路制造工艺 (115)
 - 4.1 半导体集成电路制造的环境要求 (115)
 - 4.1.1 沾污对器件可靠性的影响 (115)
 - 4.1.2 净化间的环境控制 (116)
 - 4.2 CMOS集成电路的基本制造工艺 (119)
 - 4.2.1 CMOS工艺的发展 (119)
 - 4.2.2 CMOS集成电路的基本制造工艺 (120)
 - 4.3 Bi-CMOS工艺 (132)
 - 4.3.1 低成本、中速数字Bi-CMOS工艺 (132)
 - 4.3.2 高成本、高性能数字Bi-CMOS工艺 (133)
 - 4.3.3 数模混合Bi-CMOS工艺 (137)

- 参考文献 (141)
- 第5章 半导体集成电路的主要失效机理 (142)
 - 5.1 与芯片有关的失效机理 (142)
 - 5.1.1 热载流子注入效应 (Hot Carrier Injection, HCI) (142)
 - 5.1.2 与时间有关的栅介质击穿 (Time Dependant Dielectric Breakdown, TDDB) (153)
 - 5.1.3 金属化电迁移 (Electromigration, EM) (157)
 - 5.1.4 PMOSFET负偏置温度不稳定性 (164)
 - 5.1.5 CMOS电路的闩锁效应 (Latch—up) (178)
 - 5.2 与封装有关的失效机理 (180)
 - 5.2.1 封装材料?射线引起的软误差 (180)
 - 5.2.2 水汽引起的分层效应 (181)
 - 5.2.3 金属化腐蚀 (182)
 - 5.3 与应用有关的失效机理 (185)
 - 5.3.1 辐射引起的失效 (185)
 - 5.3.2 与铝有关的界面效应 (186)
 - 5.3.3 静电放电损伤 (ElectroStatic Discharge, ESD) (189)
- 参考文献 (193)
- 第6章 可靠性数据的统计分析基础 (195)
 - 6.1 可靠性的定量表征 (195)
 - 6.2 寿命试验数据的统计分析 (197)
 - 6.2.1 寿命试验概述 (197)
 - 6.2.2 指数分布场合的统计分析 (198)
 - 6.2.3 威布尔分布场合的统计分析 (201)
 - 6.2.4 对数正态分布场合的统计分析 (205)
 - 6.3 恒定加速寿命试验数据的统计分析 (211)
 - 6.3.1 加速寿命试验概述 (211)
 - 6.3.2 指数分布场合的统计分析 (214)
 - 6.3.3 威布尔分布场合的统计分析 (215)
 - 6.3.4 对数正态分布场合的统计分析 (217)
- 参考文献 (218)
- 第7章 半导体集成电路的可靠性评价 (220)
 - 7.1 可靠性评价技术 (220)
 - 7.1.1 可靠性评价的技术特点 (220)
 - 7.1.2 可靠性评价的测试结构 (221)
 - 7.1.3 可靠性评价技术的作用 (224)
 - 7.1.4 可靠性评价技术的应用 (225)
 - 7.2 PCM (Process Control Monitor, 工艺控制监测) 技术 (227)
 - 7.2.1 PCM技术特点 (228)
 - 7.2.2 PCM的作用 (229)
 - 7.3 交流波形的可靠性评价技术 (231)
 - 7.3.1 交流波形的电迁移可靠性评价技术 (231)
 - 7.3.2 交流波形的热载流子注入效应可靠性评价技术 (232)
 - 7.4 圆片级可靠性评价技术 (232)
 - 7.4.1 圆片级电迁移可靠性评价技术 (234)
 - 7.4.2 圆片级热载流子注入效应可靠性评价技术 (240)
 - 7.4.3 圆片级栅氧的可靠性评价技术 (241)
 - 7.5 生产线的质量管理体系 (249)
 - 7.5.1 影响Foundry线质量与可靠性的技术要素 (250)

- 7.5.2 影响Foundry线质量与可靠性的管理要素 (251)
- 7.5.3 Foundry线质量管理体系的评价 (252)
- 参考文献 (253)
- 第8章 可靠性测试结构的设计 (256)
 - 8.1 版图的几何设计规则 (256)
 - 8.1.1 几何图形之间的距离定义 (257)
 - 8.1.2 设计规则举例 (258)
 - 8.1.3 版图设计概述及软件工具介绍 (260)
 - 8.1.4 多项目晶圆MPW (Multi-Project Wafer) 的流片方式 (262)
 - 8.2 层次化版图设计 (266)
 - 8.2.1 器件制造中的影响因素 (266)
 - 8.2.2 版图验证和后仿真 (276)
 - 8.3 等比例缩小规则 (277)
 - 8.3.1 等比例缩小的3个规则 (277)
 - 8.3.2 VLSI突出的可靠性问题 (280)
 - 8.4 测试结构的设计 (282)
 - 8.4.1 MOS管的设计 (282)
 - 8.4.2 天线效应 (283)
 - 8.4.3 MOS电容的设计 (285)
 - 8.4.4 金属化电迁移测试结构设计 (288)
 - 参考文献 (291)
- 第9章 MOS场效应晶体管的特性 (292)
 - 9.1 MOS场效应晶体管的基本特性 (292)
 - 9.1.1 MOSFET的伏安特性 (293)
 - 9.1.2 MOSFET的阈值电压 (296)
 - 9.1.3 MOSFET的电容结构 (299)
 - 9.1.4 MOSFET的界面态测量 (300)
 - 9.2 MOS电容的高频特性 (302)
 - 9.2.1 MOS电容的能带和电荷分布 (302)
 - 9.2.2 理想MOS电容的C-V特性 (304)
 - 9.2.3 影响MOS电容C-V特性的因素 (306)
 - 9.2.4 离子沾污的可靠性评价 (310)
 - 9.2.5 MOS电容的高频特性分析 (311)
 - 9.3 MOSFET的温度特性 (316)
 - 9.3.1 环境温度对器件参数的影响综述 (316)
 - 9.3.2 环境温度对器件参数的具体影响 (318)
 - 参考文献 (325)
- 第10章 集成电路的可靠性仿真 (326)
 - 10.1 BTABERT的仿真过程及原理 (327)
 - 10.1.1 BERT的结构及模型参数说明 (328)
 - 10.1.2 MOS热载流子可靠性模拟 (335)
 - 10.2 门电路的HCI效应测量 (338)
 - 10.2.1 应力电压测量 (338)
 - 10.2.2 数据测量及处理 (340)
 - 10.3 门电路的模拟仿真 (344)
 - 10.3.1 门电路的模拟和测试 (344)
 - 10.3.2 门电路的失效时间计算 (346)
 - 10.4 基于MEDICI的热载流子效应仿真 (348)
 - 10.4.1 MEDICI软件简介 (348)

10.4.2 数据处理及结果分析	(350)
参考文献	(353)
第11章 集成电路工艺失效机理的可靠性评价	(354)
11.1 可靠性评价试验要求和接收目标	(354)
11.1.1 可靠性试验要求	(354)
11.1.2 接收目标	(356)
11.2 热载流子注入效应	(357)
11.2.1 测试要求	(358)
11.2.2 实验方法	(359)
11.2.3 注意事项	(362)
11.2.4 验证实例	(363)
11.3 与时间有关的栅介质击穿	(364)
11.3.1 试验要求	(365)
11.3.2 试验方法	(367)
11.3.3 注意事项	(369)
11.3.4 验证实例	(370)
11.4 金属互连线的电迁移	(371)
11.4.1 试验要求	(371)
11.4.2 实验方法	(373)
11.4.3 注意事项	(374)
11.4.4 验证实例	(375)
11.5 PMOSFET负偏置温度不稳定性	(376)
11.5.1 试验要求	(377)
11.5.2 试验方法	(378)
11.5.3 注意事项	(381)
11.5.4 验证实例	(381)
参考文献	(383)
主要符号表	(385)
英文缩略词及术语	(391)

《半导体集成电路的可靠性及评价方貳

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:www.tushu000.com