

《数字逻辑与数字系统设计·基于Pro》

图书基本信息

书名：《数字逻辑与数字系统设计·基于Proteus VSM和Verilog HDL》

13位ISBN编号：9787302328781

出版时间：2013-8-1

作者：卢建华,邵平凡

页数：322

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：www.tushu000.com

《数字逻辑与数字系统设计·基于Pro》

内容概要

本书比较全面地介绍了数字电路的基本概念和工作原理，并以Proteus ISIS为辅助工具，用可视化方式实现数字逻辑电路的分析和设计，有利于加深读者对数字逻辑电路和数字系统设计的理解和掌握。与此同时，通过大量实例将目前数字系统设计中常用的Verilog硬件描述语言引入数字逻辑电路的设计过程中，使读者尽可能早地接触到新的设计方法，不仅为本课程的教学开拓新路，同时也为将此类方法用于后续课程的学习打下良好基础。本书内容包括基础知识、逻辑代数基础、逻辑门电路、组合逻辑基础、组合逻辑电路、时序逻辑基础、时序逻辑电路、脉冲数字电路、转换电路、可编程逻辑基础、数字系统设计基础等。

本书可作为计算机类、电子类、自动化类等相关专业的本科生教材或教学参考书，也可供相关专业的工程技术人员参考。

书籍目录

第1章 基础知识

1.1概述

1.1.1数字信号与模拟信号

1.1.2数字系统的基本结构

1.2常用数制及其转换

1.2.1十进制

1.2.2二进制

1.2.3二进制与十进制之间的相互转换

1.2.4八进制数和十六进制数及其与二进制数之间的转换

1.2.5八进制在数制转换中的桥梁作用

1.2.6不同数制数据的后缀表示

1.3带符号二进制数的表示方法

1.3.1原码

1.3.2反码

1.3.3补码

1.3.4二进制数的加、减法运算

1.4常用编码

1.4.1二?十进制编码(BCD码)

1.4.2格雷码

1.4.3ASCII码

1.5Proteus软件简介

1.5.1Proteus简介

1.5.2Proteus ISIS简介

1.5.3Proteus ISIS实用快捷键

本章 小结

思考题与习题19数字逻辑与数字系统设计——基于Proteus VSM和VerilogHDL目录第2章 逻辑代数基础

2.1逻辑变量与逻辑函数

2.2基本逻辑运算与基本逻辑门

2.2.1逻辑与运算和与门

2.2.2逻辑或运算和或门

2.2.3逻辑非运算和非门

2.2.4基本逻辑门的其他符号表示

2.2.5由基本逻辑门构成的其他复合门

2.3逻辑代数的公式与规则

2.3.1基本公式

2.3.2常用公式

2.3.3关于等式的基本规则

2.4逻辑函数的表示方法

2.4.1逻辑真值表

2.4.2逻辑函数表达式

2.4.3逻辑图

2.4.4卡诺图

2.4.5波形图

2.5逻辑函数的标准形式

2.5.1常用的逻辑函数式

2.5.2逻辑函数的与?或式和或?与式

2.5.3最小项和最大项

2.5.4逻辑函数的标准与?或式和标准或?与式

2.6逻辑函数的化简方法

2.6.1逻辑函数的公式法化简

2.6.2逻辑函数的卡诺图法化简

本章 小结

思考题与习题

第3章 逻辑门电路

3.1基本逻辑门电路

3.1.1二极管门电路

3.1.2三极管非门电路

3.2CMOS管门电路

3.2.1CMOS反相器

3.2.2CMOS与非门

3.2.3CMOS或非门

3.2.4其他类型CMOS门

3.3TTL门电路

3.3.1TTL与非门的基本结构和工作原理

3.3.2TTL与非门的电压传输特性与抗干扰能力

3.3.3TTL与非门的I/O特性与带负载能力

3.3.4TTL与非门的动态特性

3.3.5TTL与非门的主要性能参数

3.4CMOS和TTL集成逻辑门电路简介

3.4.1CMOS集成逻辑门电路

3.4.2TTL集成逻辑门电路

本章 小结

思考题与习题

第4章 组合逻辑基础

4.1概述

4.2组合逻辑电路的分析

4.3组合逻辑电路的设计

4.4组合逻辑电路中的竞争?冒险

4.4.1竞争?冒险的产生

4.4.2竞争?冒险的判断

4.4.3竞争?冒险的消除方法

4.5组合逻辑电路的Verilog HDL编程入门

4.5.1可编程逻辑器件与硬件描述语言简介

4.5.2Verilog HDL组合逻辑电路设计实例

本章 小结

思考题与习题

第5章 组合逻辑电路

5.1译码器

5.1.1二进制译码器

5.1.2二?十进制译码器

5.1.3半导体数码管和七段字形码译码器

5.2编码器

5.2.1二进制编码器

5.2.2二进制优先编码器

5.2.3二?十进制编码器

5.3数据分配器与数据选择器

5.3.1数据选择器

5.3.2数据分配器

5.4数值比较电路

5.4.1比较原理

5.4.24位比较器

5.5算术运算电路

5.5.1二进制加法器

5.5.2二进制减法器

5.6奇偶校验电路

5.6.1奇偶校验的基本原理

5.6.2集成电路奇偶校验发生器/校验器

5.7中规模集成电路构成组合电路的分析与设计

5.7.1分析方法

5.7.2设计方法

本章 小结

思考题与习题

第6章 时序逻辑基础

6.1时序逻辑电路概述

6.1.1时序逻辑电路的特点

6.1.2时序逻辑电路的结构模型

6.1.3时序逻辑电路的分类

6.1.4时序逻辑电路的表示方法

6.2触发器

6.2.1RS触发器

6.2.2D触发器

6.2.3JK触发器

6.2.4T触发器

6.2.5不同类型触发器间的转换

6.2.6集成触发器及其参数

6.3基于触发器时序逻辑电路的分析

6.3.1基于触发器时序逻辑电路的分析步骤

6.3.2基于触发器时序逻辑电路的分析举例

6.4基于触发器时序逻辑电路的设计

6.4.1基于触发器时序逻辑电路的设计步骤

6.4.2基于触发器时序逻辑电路的设计举例

本章 小结

思考题与习题

第7章 时序逻辑电路

7.1寄存器

7.1.1数码寄存器

7.1.2锁存器

7.1.3移位寄存器

7.2计数器

7.2.1计数器分类

7.2.2同步集成计数器

7.2.3异步集成计数器

7.2.4基于MSI计数器的任意M进制计数器

7.2.5移位寄存器型计数器

7.3 顺序脉冲发生器

7.3.1 由计数器和译码器构成的顺序脉冲发生器

7.3.2 环形计数器作为顺序脉冲发生器

7.4 基于MSI时序逻辑电路的分析与设计

7.4.1 基于MSI时序逻辑电路的分析

7.4.2 基于MSI时序逻辑电路的设计

本章 小结

思考题与习题

第8章 脉冲数字电路

8.1 多谐振荡器

8.1.1 TTL环形多谐振荡器

8.1.2 CMOS多谐振荡器

8.2 单稳态触发器

8.2.1 微分型单稳态触发器

8.2.2 积分型单稳态触发器

8.2.3 集成单稳态触发器

8.2.4 单稳态触发器的应用

8.3 施密特触发器

8.3.1 施密特触发器的特性

8.3.2 门电路构成的施密特触发器

8.3.3 集成施密特触发器

8.3.4 施密特触发器的应用举例

8.4 555定时器及其应用

8.4.1 555定时器

8.4.2 555定时器构成单稳态触发器

8.4.3 555定时器构成多谐振荡器

8.4.4 555定时器构成施密特触发器

本章 小结

思考题与习题

第9章 转换电路

9.1 数/模转换电路

9.1.1 数/模转换的基本概念

9.1.2 权电阻网络DAC

9.1.3 倒T型电阻网络DAC

9.1.4 DAC的主要技术指标

9.1.5 集成DAC及应用举例

9.2 模/数转换电路

9.2.1 逐次逼近型ADC

9.2.2 并行比较型ADC

9.2.3 双积分型ADC

9.2.4 ADC的主要技术指标

9.2.5 集成ADC及应用举例

9.3 压/频转换电路

9.3.1 电压/频率转换器LM331

9.3.2 基于LM331的电压/频率转换电路

9.3.3 基于LM331的频率/电压转换电路

本章 小结

思考题与习题

第10章 可编程逻辑基础

- 10.1 可编程逻辑概述
 - 10.1.1 PLD分类
 - 10.1.2 PLD的开发流程
 - 10.1.3 PLD的逻辑表示
- 10.2 通用阵列逻辑GAL
 - 10.2.1 GAL的结构及工作原理
 - 10.2.2 GAL的编程
- 10.3 复杂可编程逻辑器件CPLD
 - 10.3.1 MAX7000系列CPLD
 - 10.3.2 Altera MAX 系列CPLD
- 10.4 现场可编程门阵列FPGA
 - 10.4.1 FPGA简介
 - 10.4.2 Altera Cyclone系列FPGA
 - 10.4.3 Cyclone FPGA器件的编程
 - 10.4.4 Altera在Cyclone系列之后推出的新产品简介

本章 小结

思考题与习题

第11章 数字系统设计基础

- 11.1 数字系统概述
 - 11.1.1 数字系统的基本概念
 - 11.1.2 数字系统设计的一般过程
- 11.2 数字频率计的原理与设计
 - 11.2.1 数字频率计的原理
 - 11.2.2 数字频率计的设计与实现
- 11.3 十字路口交通灯控制系统设计
 - 11.3.1 设计要求
 - 11.3.2 设计原理
 - 11.3.3 Proteus ISIS环境下的设计与仿真
 - 11.3.4 基于Verilog HDL的设计

本章 小结

思考题与习题

附录A Proteus ISIS用法简介309 附录B Verilog HDL语言简介311

B.1 文字规则

B.2 数据类型

B.3 运算符

B.4 基本语句

附录C Quartus 9.1 集成开发环境用法简介317 附录D 常用IC引脚图

参考文献323 第7章 概时序逻辑电路论

- 7.1 寄存器
 - 7.1.1 数码寄存器
 - 7.1.2 锁存器
 - 7.1.3 移位寄存器
- 7.2 计数器
 - 7.2.1 计数器分类
 - 7.2.2 同步集成计数器
 - 7.2.3 异步集成计数器
 - 7.2.4 基于MSI计数器的任意M进制计数器
 - 7.2.5 移位寄存器型计数器
- 7.3 顺序脉冲发生器
 - 7.3.1 由计数器和译码器构成顺序脉冲发生器

7.3.2环形计数器作为顺序脉冲发生器

7.4基于MSI时序逻辑电路的分析与设计

7.4.1基于MSI时序逻辑电路的分析

7.4.2基于MSI时序逻辑电路的设计

本章 小结

思考题与习题

第8章 脉冲数字电路

8.1多谐振荡器

8.1.1TTL环形多谐振荡器

8.1.2CMOS多谐振荡器

8.2单稳态触发器

8.2.1微分型单稳态触发器

8.2.2积分型单稳态触发器

8.2.3集成单稳态触发器

8.2.4单稳态触发器的应用

8.3施密特触发器

8.3.1施密特触发器的特性

8.3.2门电路构成的施密特触发器

8.3.3集成施密特触发器

8.3.4施密特触发器的应用举例

8.4555定时器及其应用

8.4.1555定时器

8.4.2555定时器构成单稳态触发器

8.4.3555定时器构成多谐振荡器

8.4.4555定时器构成施密特触发器

本章 小结

思考题与习题

第9章 转换电路

9.1数/模转换电路

9.1.1数/模转换的基本概念

9.1.2权电阻网络DAC

9.1.3倒T型电阻网络DAC

9.1.4DAC的主要技术指标

9.1.5集成DAC及应用举例

9.2模/数转换电路

9.2.1逐次逼近型ADC

9.2.2并行比较型ADC

9.2.3双积分型ADC

9.2.4ADC的主要技术指标

9.2.5集成ADC及应用举例

9.3压/频转换电路

9.3.1电压/频率转换器LM331

9.3.2基于LM331的电压/频率转换电路

9.3.3基于LM331的频率/电压转换电路

本章 小结

思考题与习题

第10章 可编程逻辑基础

10.1可编程逻辑概述

10.1.1PLD分类

- 10.1.2PLD的开发流程
- 10.1.3PLD的逻辑表示
- 10.2通用阵列逻辑GAL
- 10.2.1GAL的结构及工作原理
- 10.2.2GAL的编程
- 10.3复杂可编程逻辑器件CPLD
- 10.3.1MAX7000系列CPLD
- 10.3.2Altera MAX II系列CPLD
- 10.4现场可编程门阵列FPGA
- 10.4.1FPGA简介
- 10.4.2Altera Cyclone系列FPGA
- 10.4.3Cyclone FPGA器件的编程
- 10.4.4Altera在Cyclone系列之后推出的新产品简介

本章 小结

思考题与习题

第11章 数字系统设计基础

11.1数字系统概述

- 11.1.1数字系统的基本概念
- 11.1.2数字系统设计的一般过程

11.2数字频率计的原理与设计

- 11.2.1数字频率计的原理
- 11.2.2数字频率计的设计与实现

11.3十字路口交通灯控制系统设计

- 11.3.1设计要求
- 11.3.2设计原理
- 11.3.3Proteus ISIS环境下的设计与仿真
- 11.3.4基于Verilog HDL的设计

本章 小结

思考题与习题

附录AProteus ISIS用法简介312附录BVerilog HDL语言简介314B.1文字规则

B.2数据类型

B.3运算符

B.4基本语句

附录CQuartus II 9.1集成开发环境用法简介320附录D常用IC引脚图

参考文献326第1章 概论

- 1.1什么是单片机
- 1.2单片机的发展过程及趋势
- 1.3单片机的特点及应用场合
- 1.4单片机与嵌入式系统
- 1.5MCS?51系列单片机

习题与思考

第2章 MCS?51单片机的硬件结构及工作原理

- 2.1单片机的内部结构
- 2.2单片机的封装及引脚功能说明
- 2.2.1单片机的封装
- 2.2.2单片机的引脚功能说明
- 2.3单片机的微处理器
- 2.3.1运算器
- 2.3.2控制器

2.3.3振荡器、时钟电路及时序

2.4单片机的复位

2.4.1单片机的复位功能

2.4.2常用的复位电路

2.5单片机的存储系统

2.5.1单片机存储系统结构

2.5.2程序存储器

2.5.3数据存储器

2.5.4特殊功能寄存器

2.6MCS?51单片机并行I/O端口结构及其功能

2.6.1并行I/O端口的内部结构28单片机原理与接口技术教程目录2.6.2并行I/O端口的读?修改?回写操作

2.7单片机外部总线扩展

2.7.1单片机外部总线扩展的结构

2.7.2地址空间的分配及译码

2.7.3扩展外部程序存储器的电路设计

2.7.4扩展外部数据存储器的电路设计

2.8单片机定时器/计数器的结构及功能

2.8.1定时器/计数器的结构及工作原理

2.8.2定时器/计数器的控制与状态寄存器

2.8.3MCS?51定时器/计数器0和1的工作方式

2.8.4MCS?51定时器/计数器2的工作方式

2.9串行通信

2.9.1串行通信概论

2.9.2串行通信总线标准及接口

2.9.3MCS?51串行接口的组成

2.9.4MCS?51串行接口的工作方式

2.9.5MCS?51串行接口波特率的设置

2.10中断系统

2.10.1中断系统的结构

2.10.2中断响应

2.10.3中断请求的撤销

习题与思考

第3章 MCS?51单片机的指令系统

3.1指令系统概述

3.1.1指令的概念

3.1.2指令系统符号标识的说明

3.2寻址方式

3.2.1立即寻址

3.2.2寄存器寻址

3.2.3间接寻址

3.2.4直接寻址

3.2.5变址寻址

3.2.6相对寻址

3.2.7位寻址

3.3指令分类介绍

3.3.1数据传送类指令

3.3.2算术运算类指令

3.3.3逻辑运算类指令

3.3.4控制转移类指令

3.3.5布尔（位）处理类指令

习题与思考

第4章 MCS51汇编语言程序设计

4.1汇编语言程序设计概述

4.1.1汇编语言程序设计的基本步骤与方法

4.1.2汇编语言设计常用伪指令简介

4.2单片机汇编语言基础程序设计举例

4.2.1顺序结构程序设计

4.2.2分支结构程序设计

4.2.3循环结构程序设计

4.2.4子程序设计

4.3汇编语言程序设计实例

4.3.1通过I/O端口驱动LED

4.3.2查询方式的定时器应用

4.3.3中断方式的定时器应用

习题与思考

第5章 单片机C语言程序设计

5.1C51的数据类型与基本运算

5.1.1C51的数据类型、变量及存储模式

5.1.2运算符与表达式

5.1.3基本语句

5.2函数

5.2.1函数的定义

5.2.2函数的调用

5.2.3中断服务函数与寄存器组选择

5.2.4函数中变量的存储方式

5.3数组与指针

5.3.1数组的定义和引用

5.3.2字符数组

5.3.3指针的概念

5.3.4数组的指针

5.3.5指针的地址计算

5.4结构与联合

5.4.1结构变量的定义与引用

5.4.2结构变量的初值

5.4.3结构数组

5.4.4结构指针

5.4.5联合变量的定义与引用

5.5预处理器

5.5.1宏定义

5.5.2文件包含

5.5.3条件编译

5.6C51程序实例

5.6.1数据的分析和处理

5.6.2串行口数据收发

5.6.3查询方式的定时器应用

5.6.4中断方式的定时器应用

习题与思考

第6章 输入输出接口及系统扩展设计

6.1 键盘及其接口设计

6.1.1 键盘的基本工作原理

6.1.2 独立式键盘接口设计

6.1.3 行列式键盘接口设计

6.2 LED显示器及其接口设计

6.2.1 数码管显示器的结构与工作原理

6.2.2 数码管的静态显示与动态显示

6.3 字符点阵LCD显示模块的控制——模拟总线时序驱动

6.3.1 1602字符点阵式LCM简介

6.3.2 1602字符点阵式LCM与单片机的接口

6.4 图形点阵LCD显示模块的控制——扩展总线驱动

6.4.1 128×64图形点阵液晶显示模块简介

6.4.2 128×64图形点阵式LCM和单片机的接口

6.5 并行输入输出接口的扩展

6.5.1 通过串行口扩展并行输入输出接口

6.5.2 通过系统总线扩展并行I/O端口

6.6 单片机I/O端口模拟时序操作扩展设备

6.6.1 I²C串行总线的基本特点

6.6.2 I²C串行总线通信协议

6.6.3 单片机系统I²C串行总线应用实例

习题与思考

第7章 单片机串行通信接口

7.1 Hello, World!

7.2 单片机串行口查询方式通信

7.2.1 设计思路分析

7.2.2 串行口查询方式通信程序实例

7.3 单片机串行口中断方式通信

7.3.1 设计思路分析

7.3.2 串行口中断方式通信程序实例

7.4 通过16C550扩展串行通信接口

7.4.1 16C550简介

7.4.2 单片机控制16C550实现扩展串行口

7.5 扩展串行口在GSM无线通信网络中的应用

7.5.1 GSM网络概述

7.5.2 GSM Modem模块简介

7.5.3 通过GSM Modem收发短消息

7.5.4 GSM Modem模块与单片机的接口及应用

7.6 通过RS-485总线实现单片机的多机通信

7.6.1 单片机和RS-485总线收发器的接口电路设计

7.6.2 单片机主从式多机通信的原理

7.6.3 单片机主从式多机通信实例

习题与思考

第8章 电话通信接口

8.1 电话用户线接口简介

8.1.1 用户线接口的功能

8.1.2 用户线接口信号分析

8.2 用户线信号检测及控制电路的设计

8.2.1 振铃信号检测电路

8.2.2 双音多频信号译码电路

- 8.2.3电话接口电路
- 8.2.4继电器控制电路
- 8.3电话远程遥控系统的硬件电路设计
 - 8.3.1CPU的选择
 - 8.3.2各部分电路的工作原理
- 8.4电话远程遥控系统的软件设计
 - 8.4.1软件系统分析
 - 8.4.2系统软件设计
- 习题与思考
- 第9章 以太网通信接口
 - 9.1TCP/IP协议的分层结构及数据处理
 - 9.1.1TCP/IP协议的分层结构
 - 9.1.2TCP/IP协议数据的处理
 - 9.2相关协议报文的格式
 - 9.2.1以太网帧格式
 - 9.2.2ARP报文格式
 - 9.2.3IP报文格式
 - 9.2.4ICMP报文格式
 - 9.2.5UDP报文格式
 - 9.3嵌入式精简TCP/IP协议栈的结构及现实意义
 - 9.3.1嵌入式精简TCP/IP协议栈的总体结构
 - 9.3.2嵌入式精简TCP/IP协议栈的现实意义
 - 9.4以太网串行口数据转换模块的硬件设计
 - 9.4.1以太网接口芯片RTL8019AS
 - 9.4.2单片机系统接口电路设计
 - 9.5以太网串行口数据转换模块的软件设计
 - 9.5.1串行口控制程序的设计
 - 9.5.2RTL8019AS控制程序的设计
 - 9.5.3精简TCP/IP协议栈系统工作流程及代码分析
 - 9.5.4以太网串行口数据转换模块工作实测
 - 习题与思考
 - 参考文献

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:www.tushu000.com