

《现代数字设计与VHDL》

图书基本信息

书名：《现代数字设计与VHDL》

13位ISBN编号：9787121111792

10位ISBN编号：7121111799

出版时间：2010-7

出版社：拉拉(Parag K.Lala)、乔庐峰、尹廷辉、董时华 电子工业出版社 (2010-07出版)

作者：拉拉

页数：300

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：www.tushu000.com

前言

本书涵盖了现代数字设计课程的所有重要主题。尽管目前关于数字设计的教材有很多，且其中一些教材在学生很好地掌握数字设计基础之前就介绍了VHDL，但作者认为VHDL是一种用于描述数字电路/系统功能的语言，只有在学生充分掌握了数字设计的基础知识后再学习该语言才能更有效地发挥其作用。因此，在本书中，我们对VHDL的介绍是在讲解了组合电路设计并探讨了时序电路的基本概念后才进行的。现代数字系统的复杂性在于，必须使用计算机辅助设计（CAD）工具对其进行综合和化简。然而，很多CAD工具中所使用的技术，如计算机辅助化简、多级逻辑设计和状态分配等在当前的本科生教材中通常很少涉及或根本没有涉及。在本书中的相应章节中，对这些重要技术的基本概念进行了介绍。尽管这些概念较为抽象，使得一些理论性较强的讨论和分析不可避免，但本书仍然尽量以一种简明教程的风格对其加以组织。这样做的目的并不是试图回避抽象的理论知识，而是希望通过大量的示例使理论知识更加清晰和易于接受，以便于读者为设计实践打下坚实的基础。全书共分为10章。第1章介绍了数的表示及各种数制，还介绍了二进制数的运算，如加法、减法、乘法和除法。第2章介绍离散数学的一些基本知识，以便为理解后续章节奠定基础。此外，还探讨了用于构建数字逻辑电路的各种逻辑门的运算关系和特点。第3章深入探讨了组合逻辑电路的分析、化简和设计技术。介绍了布尔函数的立方图表示方法和重言式的概念。使用大量实例说明了启发式化简的原理、不同类型的无关项以及多级逻辑综合的原理。详细介绍了BCD加法/减法算法和进位保存加法算法。全面详细分析了包括BCD加/减算法、进位存储加法、乘法、除法在内的常用算术运算电路的原理与电路结构。此外还探讨了使用可编程逻辑器件（PLD）实现组合逻辑功能的问题。第4章介绍时序电路的基本概念。分析了数字电路中存储元件的功能。介绍了使用状态图和状态表来描述时序电路功能的方法。此外，从概念上清晰说明了同步时序电路和异步时序电路的差异。业界通常使用像VHDL这样的硬件描述语言来描述数字电路的功能。第5章详细介绍了VHDL语言，通过本章的学习，读者可以编写VHDL代码来描述数字电路的功能。本章给出了一些例题来介绍使用VHDL描述数字电路功能的方法。本章并不是VHDL的完整指南，近年来已出版了许多专门介绍VHDL的教材。基于前面各章，第6章主要探讨了如何采用VHDL进行有效的组合逻辑电路设计。本章给出了多个完整设计的VHDL代码，这些代码均使用Altera公司的Quartus II软件包进行了编译和综合。第7章介绍如何使用基本的电路单元（如锁存器和触发器）来设计时序电路，这里没有给出这些电路的严格数学表示。探讨了一些当前流行的计算机辅助状态分配技术中使用的算法。详细探讨了分割代数在状态分配中的应用。本章还详细讨论了使用PLD来实现时序电路的方法。第8章对计时器进行了重点介绍。在许多数字系统中，计时器都被广泛应用。本章给出了几个设计示例及其详细说明，以便清晰准确地给出不同类型计时器的设计方法和特点。第9章给出了使用VHDL进行时序电路设计的方法。时序电路的代码风格不同于组合电路。组合电路通常使用并发VHDL语句，而时序电路主要使用顺序VHDL语句。本章给出了多个使用VHDL设计时序电路的代码实例，这些代码已使用Quartus II进行了编译和综合。第10章介绍了传统的异步时序电路的设计原理。通过多个例题说明了竞争和冒险的概念，探讨了避免这些问题的状态分配技术。目前，现代数字系统多使用CMOS工艺实现，因此附录中简要介绍了CMOS工艺下常用逻辑门的电路结构。本书可作为电气/计算机工程和计算机专业本科生的教材，也可作为电气工程师的自学教材。学习本书并不要求学生预先掌握电子学的相关知识，仅要求学生具有基本的相关数学基础。本书内容较为丰富，教师可以根据自己的教学需要来选择所讲授的内容。感谢Tufts大学电气与计算机工程系的Karen Panetta博士，感谢他的建设性意见及允许我使用其VHDL实验课程中的习题。感谢过去几年来我教过的许多学生，在撰写本书时，我参考了他们的一些课程设计项目。

《现代数字设计与VHDL》

内容概要

《现代数字设计与VHDL》涵盖了现代数字设计课程的所有主要主题，其特色在于先介绍数字设计的基本知识，再介绍VHDL语言，从而使学生更好地理论联系实际，学好数字设计课程。《现代数字设计与VHDL》的另一特色是，介绍了计算机辅助化简、多级逻辑设计和状态赋值等CAD工具中使用的技术。全书共分为10章，主要介绍数制、数字逻辑的基本概念、组合逻辑电路、同步时序电路原理与设计、组合逻辑电路原理与设计、计数器设计、各种逻辑电路的VHDL设计等。

《现代数字设计与VHDL》可作为电气/计算机工程和计算机专业本科生的教材，也可作为电气工程师的自学教材。

《现代数字设计与VHDL》

作者简介

作者：（美国）拉拉（Parag K.Lala）译者：乔庐峰 尹廷辉 董时华 等

书籍目录

第1章 进制和二进制编码1.1 前言1.2 十进制1.3 二进制1.4 八进制1.5 十六进制1.6 带符号数1.7 浮点数1.8 二进制编码习题第2章 数字逻辑的基本概念2.1 前言2.2 集合2.3 关系2.4 划分2.5 图2.6 布尔代数2.7 布尔函数2.8 布尔函数的推导和分类2.9 布尔函数的标准形式2.10 逻辑门习题第3章 组合逻辑电路3.1 前言3.2 布尔表达式的简化3.3 卡诺图3.4 奎因-麦克拉斯基法3.5 布尔函数的立方图表示3.6 逻辑电路的启发式化简3.7 多输出函数的化简3.8 与非和或非逻辑3.9 多级逻辑设计3.10 使用无关项化简多级电路3.11 使用异或门和与门进行组合逻辑3.12 使用数据选择器和译码器进行逻辑电路设计3.13 算术运算电路3.14 使用PLD设计组合逻辑电路习题参考文献第4章 同步时序电路的基本原理4.1 前言4.2 同步和异步操作4.3 锁存器4.4 触发器4.5 同步时序电路中的定时问题4.6 状态表和状态图4.7 米里模型和摩尔模型4.8 同步时序电路分析习题参考文献第5章 数字设计中的VHDL语言5.1 前言5.2 实体和构造体5.3 VHDL语法要素5.4 数据类型5.5 运算操作符5.6 并发语句和顺序语句5.7 构造体的结构5.8 结构级描述5.9 行为级描述5.10 RTL描述习题第6章 用VHDL设计组合逻辑电路6.1 前言6.2 并行赋值语句6.3 顺序赋值语句6.4 循环6.5 forgenerate语句习题第7章 同步时序电路设计7.1 前言7.2 问题描述7.3 状态化简7.4 不完全确定时序电路的化简7.5 推导触发器的次态表达式7.6 状态分配7.7 时序PAL器件习题参考文献第8章 计数器设计8.1 前言8.2 行波(异步)计数器8.3 异步可逆计数器8.4 同步计数器8.5 格雷码计数器8.6 移位寄存计数器8.7 环型计数器8.8 约翰逊计数器习题参考文献第9章 采用VHDL设计时序电路9.1 前言9.2 D锁存器9.3 触发器和寄存器9.4 移位寄存器9.5 计数器9.6 状态机9.7 实例研究习题参考文献第10章 异步时序电路10.1 前言10.2 流程表10.3 化简原始流程表10.4 状态分配10.5 激励和输出表达式10.6 冒险习题参考文献附录ACMOS逻辑电路

章节摘录

插图：

《现代数字设计与VHDL》

编辑推荐

《现代数字设计与VHDL》介绍了数字逻辑设计原理与实践中使用的逻辑设计与优化技术。因此，读者不仅可以了解如何实现当前的设计技术，而且可以了解如何开发这些技术以及它们的工作原理。《现代数字设计与VHDL》首先介绍数制和二进制编码，然后介绍数字逻辑的基本概念，再后介绍组合逻辑电路设计。在介绍这些基础知识之后，《现代数字设计与VHDL》开始介绍VHDL，即描述数字电路和系统的一种强大的语言。《现代数字设计与VHDL》包含了现代逻辑设计的所有主要主题：同步时序电路和同步时序电路设计基础使用VHDL的组合逻辑设计计时器设计使用VHDL的时序电路设计异步时序电路《现代数字设计与VHDL》提供了大量基于VHDL的逻辑设计示例，这些例子不仅演示了基本原理，也演示了实际的设计应用。每章后面给出了大量的习题，以便读者将所学的知识应用到实践中。《现代数字设计与VHDL》适合作为电气、计算机工程和计算机科学本科生的教材，也可供电气工程师参阅。全书详细介绍了理论知识，并配有大量的例子和习题，可使学生和实践工程师掌握与实现现代数字设计技术。

《现代数字设计与VHDL》

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:www.tushu000.com